

文章编号: 1007-4627(2014)03-0379-06

兰州重离子加速器储存环引出切割磁铁电源数字化升级

赵江^{1, 2}, 原振栋¹, 陈又新¹, 黄玉珍¹, 张华剑^{1, 2}, 吴凤军^{1, 2}, 高大庆¹

(1. 中国科学院近代物理研究所, 兰州 730000;

2. 中国科学院大学, 北京 100049)

摘要: 介绍了兰州重离子加速器储存环(HIRFL-CSR)引出切割磁铁电源的工作原理及进行数字化升级方案。采用了基于FPGA(Field Programmable Gate Array)的可编程片上系统(SOPC)、NIOII的软件架构及硬件描述语言编写的多环调节算法,探讨了在FPGA上实现加速器电源控制算法的一些关键问题。对引出切割磁铁电源进行数字化升级后,HIRFL-CSR的主环束流引出过程更加可靠,同时提高了实验终端束斑位置的稳定性。本工作为HIRFL-CSR磁铁电源的全面数字化及重离子治癌数字电源的研发提供了重要的技术参考。

关键词: HIRFL-CSR; 数字; 电源; FPGA; 电流误差; 均流环

中图分类号: TP273.5 **文献标志码:** A **DOI:** 10.11804/NuclPhysRev.31.03.379

1 引言

兰州重离子加速器冷却储存环(HIRFL-CSR)是国际上进行离子物理及其交叉学科研究的重要平台,该环由两部分组成,主环CSR_m和实验环CSR_e。磁铁电源是加速器冷却储存环的重要组成部分。国际上数字化、网络化、智能化是加速器磁铁电源发展的趋势。由于加速器电源是特种电源,而且具有多种拓扑结构,因此一般需要选择灵活的控制硬件平台来实现控制算法。基于DSP(Digital Signal Processor)和FPGA(Field Programmable Gate Array)的控制器是国内外加速器电源常常采用的数字化控制方案^[1-3]。FPGA能够实现复杂的电源控制算法、具有算法重配置能力、较强的抗干扰能力及较高的可靠性。此外,可扩展的并行数据处理能力是FPGA的一个突出特点。为了HIRFL-CSR上磁铁电源的数字化,同时为研发重离子治癌数字电源积累经验,以CSR_m的引出切割磁铁电源为样机,采用基于FPGA的数字控制器方案,对该电源进行数字化升级。

引出切割磁铁电源是一种大电流脉冲电源(额定输出平顶电流2900 A),与CSR_m同步运行。该电源

产生的磁场在非偏转方向上影响CSR_m引出束流的轨道匹配^[4]。在不同能量下引出束流时,切割磁铁需要产生不同的磁场,对引出切割磁铁电源而言,就需要输出不同的电流。过去几年,引出切割磁铁电源对束流的引出效率产生了明显的影响。此外,如果长时间供束,实验终端束斑的位置需要调整引出切割磁铁电源的输出电流才能回到原位。通过对引出切割磁铁电源的数字化升级,束斑位置稳定性得到明显改善,同时验证了该数字控制方案的可行性。

2 CSR_m引出切割磁铁电源

2.1 工作原理

CSR_m能提供多粒子、变能量的束流。引出切割磁铁电源与CSR_m同步运行,粒子加速后,由其提供数秒大电流产生调整磁场,引出束流,而且束流的能量越高,需要的电流越大。为输出提供大电流,并且有较低的纹波,引出切割磁铁电源采用了二极管桥式整流(AC-DC)后接五单管斩波(DC-DC)器的并联拓扑,如图1所示。电源工作时,工频50 Hz的交流电通过变压调压得到合适的交流电压,经二极

收稿日期: 2013-07-22; 修改日期: 2013-09-18

基金项目: 国家自然科学基金资助项目(11105204); 中国科学院西部之光人才培养项目(Y416010XB0)

作者简介: 赵江(1978-), 男, 陇南人, 高级工程师, 博士研究生, 从事核技术及应用研究; E-mail: zhaojiang@impcas.ac.cn.

<http://www.npr.ac.cn>

管整流滤波后得到直流电压 E_1 。五并联支路斩波后的输出电流，经高频滤波电抗器后，在磁铁负载上得到直流输出电流。主电路中， L_6 和 R_2 是磁铁线圈的电感和电阻。 L_1, L_2, L_3, L_4, L_5 是高频滤波电

抗器。 L 与 $C_1, L_1 \sim L_5$ 与 C_2, C_3, R_1 组成输出滤波电路。反馈电流取样元件 DCCT 的电流电压变比为 400:1；而反馈电流取样元件 LEM 的电流电压变比为 100:1。

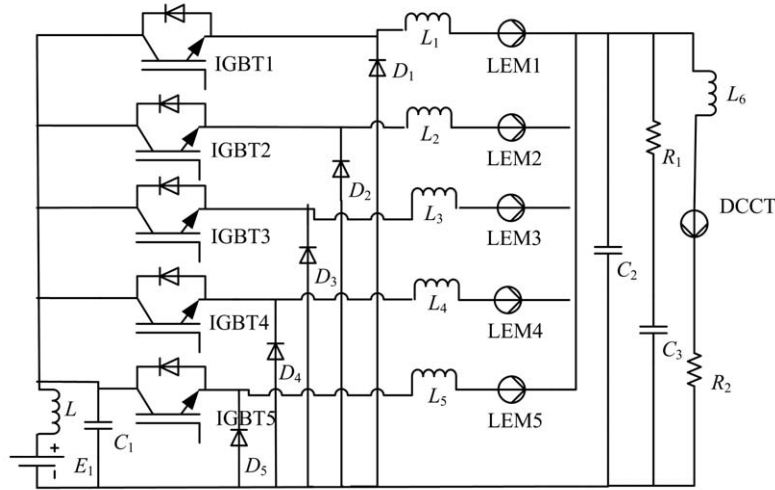


图 1 引出切割磁铁电源主电路结构图

2.2 技术要求

引出切割磁铁电源数字化升级的技术要求：(1) 为了配合 CSRm 同步引出束流，需要脉冲运行模式，理想的电流输出波形如图 2；(2) 不同粒子、不同能量下需要不同的平顶电流（额定电流和电压分别为 2900 A、160 V）；(3) 为了保证束流的品质，平顶电流的误差小于 $\pm 2 \times 10^{-4}$ [5]；(4) 要保证与 CSRm 同步运行，电流上升到 2900 A 的时间为 3.05 s；(5) 能够长期稳定可靠工作，以保证 CSRm 引出束流的稳定性。

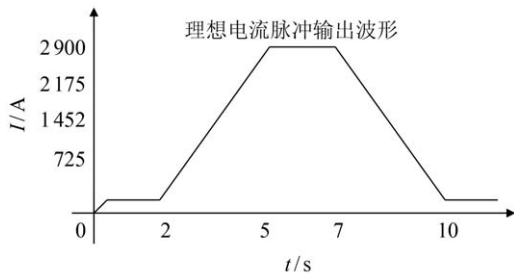


图 2 理想的电流输出波形

3 引出切割磁铁电源数字化升级

3.1 基于FPGA的控制器

FPGA 是在 PAL, GAL, CPLD 等可编程器件的基础上进一步发展的产物，是作为专用集成电

路 (ASIC) 领域中的一种半定制电路而出现的，既解决了定制电路的不足，又克服了原有可编程器件门电路数有限的缺点。采用硬件描述语言 (Verilog 或 VHDL) 实现控制算法，可以经过综合与布线把算法快速烧入 FPGA 进行测试。相对软件实现的控制算法而言，用 FPGA 实现的算法能使控制系统具有更高的可靠性和灵活性。此外，在 FPGA 上用硬件描述语言来实现控制算法，还可以为控制系统提供优良的实时性能。

采用美国 ALTERA 公司的 FPGA (EP2C70-F672C6) 为核心的电源数字控制器对引出切割磁铁电源进行数字化升级。包括引出切割磁铁电源在内，现有 CSRm 的磁铁电源都是模拟电源，这些电源的主电路拓扑多样，工作模式多变，控制逻辑复杂，为了满足以后 CSRm 对励磁电源控制的可靠性、灵活性、实时性等要求，本方案利用可编程片上系统 (SOPC) 的功能自定制优势，在 FPGA 上实现了一种电源数字控制器，其硬件平台结构如图 3 所示。FPGA 控制器的核心部分是 SOPC 和数字调节器。SOPC 具有 32 bit 的 NIOSII 处理器，主要任务是负责控制器与外界的数据交互。数字调节器的波形设定数据、各种控制参数及电源状态等都存储在 SDRAM 上，并通过以太网或通用异步收发器与外界进行交互。高精度模数采

集模块 (ADC Module)^[6]对电流或电压进行采样, 数字调节器利用这些采样值进行电流或电压的反馈控制。PWM 用于驱动主电路上的 IGBT, 为了提高系统的抗干扰能力, 用光纤来传输控制器与驱动板之间的 PWM 信号。

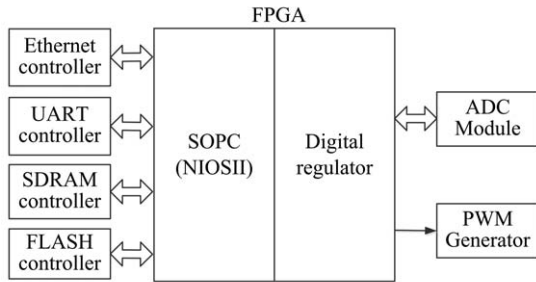


图 3 FPGA 控制器硬件结构

3.2 数字调节策略

数字调节策略是运行在数字调节器里的控制算法, 结合主电路拓扑控制输出电流。数字调节策略决定电源输出性能, 如跟踪误差、稳定性、输出响应时间等。本升级采用外电流环嵌五均流环的数字调节策略。外电流环的作用是保证输出电流的稳定性; 考虑到引出切割磁铁电源输出最大电流为 2900 A, 而每

一支路的最大输出电流只有 900 A, 因此, 为了保护支路 IGBT, 需要采用均流控制环保证每一支路承担相同的输出电流。此外, 考虑到 CSR_m 引出切割磁铁是一种感性负载 (图 1 中电感 L_6), 这影响电流输出时间, 为了使电流在从 100 A 上升到 2900 A 的时间不超过 3 s, 即电流上升时间不小于 950 A/s, 需采用错相倍频技术来提高主电路的响应速度。错相倍频技术使控制器输出的多路 PWM 信号产生一定相差, 这样不仅能缩短主电路的响应时间, 而且可以减小输出电流的纹波^[7]。

图 4 给出外电流环嵌五均流环的多环数字调节策略。参考输入 $r(k)$ 与电流外环反馈环节 $H(z)$ 求和得到外环电流偏差 $e(k)$, $e(k)$ 由电流外环的离散控制器 $D(z)$ (数字 PI) 进行处理得到外环控制器输出 $u(k)$, $u(k)$ 与内部均流环反馈环节 $H_{ik}(z)(k = 1, 2, 3, 4, 5)$ 求和得到内均流环的电流偏差 $e_{ik}(z)(k = 1, 2, 3, 4, 5)$ (包含主电路模型) 计算, 得到支路输出电流 $y_{ik}(t)(k = 1, 2, 3, 4, 5)$ 。 $y(t)$ 是总电流输出, 由五条支路电流叠加得到。各环节 $D(z)$ 采用数字 PI 控制算法^[8], 根据计算机控制理论^[9]可完成各环节的计算。

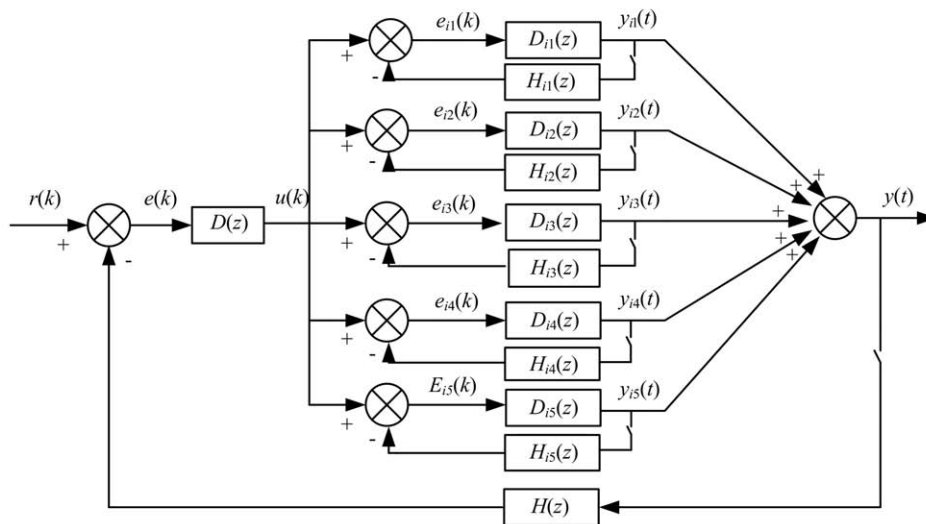


图 4 FPGA 上的数字调节策略

在 FPGA 上实现稳定、可靠、复杂的调节算法是加速器电源升级的关键。加速器磁铁电源工作在强磁场、强电场、强辐射的环境, 因此设计的控制器硬件平台除了要具备较好的可靠性外, 控制算法的实现也要满足可靠性要求。在 FPGA 上实现的数字调节策

略不仅工作可靠、配置灵活, 还可以克服模拟控制器控制多并斩波拓扑的几点不足: (1) 均流环的各控制环参数无法达到精确统一; (2) CSR_m 现场环境复杂, 各调节环路的参数容易受温度, 电磁等外界干扰; (3) 系统调试困难。

4 引出切割磁铁电源在线运行结果

对数字化升级后的引出切割磁铁电源进行参数整定和在线测试。借助电流传感器并用示波器(MSO4034)测试输出电流。电流波形类似梯形,根据 CSRm 的要求,通常在梯形的上边(平顶电流)加

速后的束流被引出。其实际电流输出波形如图 5 所示。其中曲线 1 是平顶为 2900 A 的电流输出波形,上升时间 3.05 s,平顶电流误差 $\pm 1.71 \times 10^{-5}$,明显优于升级前的 $\pm 2 \times 10^{-4}$,曲线 2 为放大 1000 倍的电流跟踪误差波形。

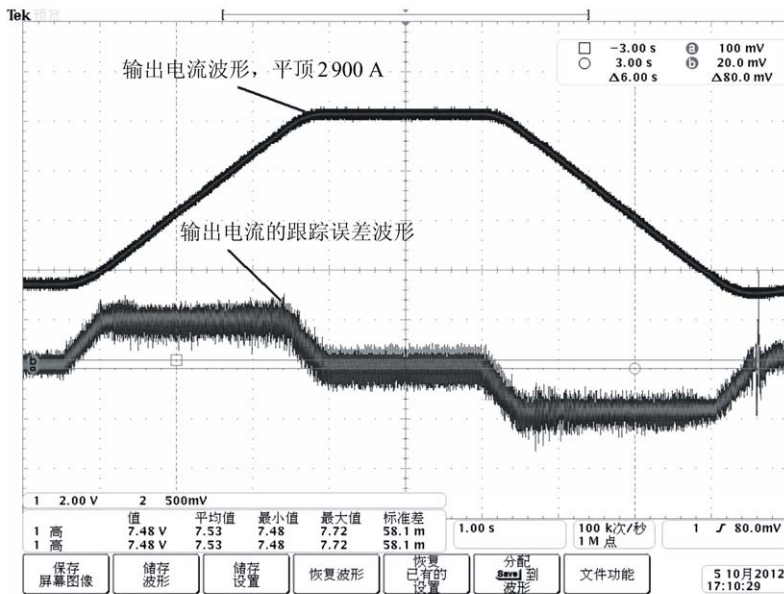


图 5 引出切割磁铁电源输出电流的波形

引出切割磁铁电源平顶电流的纹波是影响 CSRm 引出束流品质的重要指标之一。通过 NI 的 6133 数据采集系统,采集升级前和升级后的脉冲输出波形(平顶电流 2900 A)数据,并对其平顶电流数据进

行 FFT 变换,变换结果由图 6 知,升级后的引出切割磁铁电源平顶电流的纹波在 1 kHz 以内幅值明显变小。这说明,升级后该电源平顶电流纹波明显减小。升级前后引出切割磁铁电源在线运行结果见表 1。

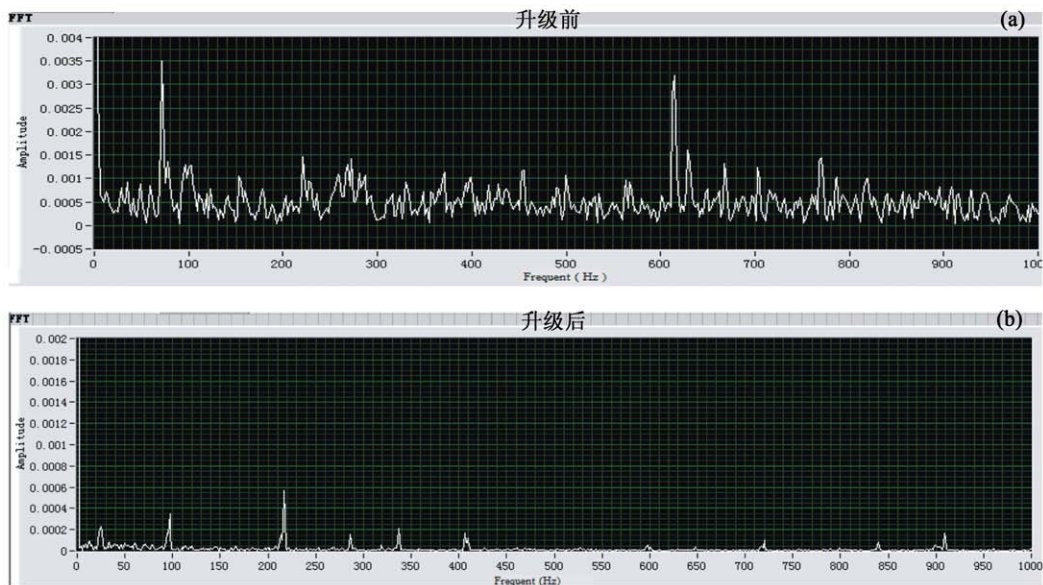


图 6 (在线彩图) 引出切割磁铁电源平顶电流 (2900 A) 的 FFT 变换

表 1 升级前与升级后引出切割磁铁电源在线运行结果

结果	升级前	升级后
实验终端束流位置	长期有漂移	长期无漂移
引出切割磁铁电源的平顶电流误差	$\pm 2 \times 10^{-4}$	$\pm 1.71 \times 10^{-5}$
引出切割磁铁电源平顶电流的最大误差(2900 A)	0.003 5	0.000 6
引出切割磁铁电源的可靠性	一般	高

5 结论

数字化升级后, 引出切割磁铁电源已在 HIRFL-CSR 上成功运行。实际运行结果表明, 该数字化升级方案有效提高了引出切割磁铁电源的性能, 使实验终端束斑位置稳定性得到显著改善。方案所提出的基于 FPGA 的电源数字控制器能稳定运行复杂、灵活的数字调节算法, 具备网络化控制接口。该方案的实现为进一步数字化、网络化 HIRFL-CSR 的其它磁铁电源打下了基础, 同时也为重离子治癌数字电源的研发提供了重要的技术参考。下一步要基于该平台研发复杂的智能控制算法, 以提升 HIRFL-CSR 磁铁电源的智能化控制水平。其中, 提升控制器的数据处理速度是加速器磁铁电源智能控制的关键。

参考文献:

- [1] YE Jin, YANG Xu, Haizhong Ye, *et al.* IEEE. 2010: 228.
- [2] LONG Fengli, CHENG Jian. Atomic Energy Science and Technology, 2009, **43**(9): 780. (in Chinese)
(龙锋利, 程健. 原子能科学技术. 2009, **43**(9): 780.)
- [3] RODRÍGUEZ-RODRÍGUEZ J R, MORENO-GOYTIA E L, MARTÍNEZ-CÁRDENAS, *et al.* CIEP, 2010: 167.
- [4] YUAN Youjin, WEI Baowen, HE Yuan, *et al.* Nuclear Physics Review, 2008, **25**(4): 347. (in Chinese)
(原有进, 魏宝文, 何源, 等. 原子核物理评论. 2008, **25**(4): 347.)
- [5] GAO Daqing, WU Rong, ZHOU Zhongzu, *et al.* Power Electronics, 2003, **37**(2): 15. (in Chinese)
(高大庆, 武荣, 周忠祖, 等. 电力电子技术. 2003, **37**(2): 15.)
- [6] ZHAO Jiang, CHEN Youxin, HUANG Yuzhen, *et al.* Nuclear Electronics & Detection Technology, 2014, **34**(4): 542. (in Chinese)
(赵江, 陈又新, 黄玉珍, 等. 核电子学与探测技术. 2014, **34**(4): 542.)
- [7] CHEN Youxin, YAN Hongbin, HUANG Yuzhen, *et al.* High Power Laser and Particle Beams, 2010, **22**(9): 2138. (in Chinese)
(陈又新, 燕宏斌, 黄玉珍, 等. 强激光与粒子束. 2010, **22**(9): 2138.)
- [8] Wang Jinjun. Research and Design of Digitalization of Accelerator Power Supply[D]. Lanzhou: the Institute of Modern Physics, Chinese Academy of Sciences, 2009: 50.
(王进军. 加速器电源的数字化研究与设计[D]. 兰州: 中国科学院近代物理研究所; 2009: 50.)
- [9] Feng Yong. Modern Computer Control System[M]. Harbin: Harbin Institute of Technology Press, 1996: 174. (in Chinese)
(冯勇. 现代计算机控制系统[M]. 哈尔滨: 哈尔滨工业大学出版社, 1996: 174.)

Digitalizing Upgrade of the Power Supplies for the Extraction Septum Magnets in HIRFL-CSR

ZHAO Jiang^{1, 2, 1)}, YUAN Zhendong¹, CHEN Youxin¹, HUANG Yuzhen¹,
ZHANG Huajian^{1, 2}, WU Fengjun^{1, 2}, GAO Daqing¹

(1. *Institute of Modern Physics, Chinese Academy of Sciences, Lanzhou 730000, China;*

2. *University of Chinese Academy of Sciences, Beijing 100049, China*)

Abstract: This paper introduces the working principle of the power supplies for the septum magnets in HIRFL-CSR and presents a feasible scheme of digitalizing these power supplies. The scheme employed the SOPC (system-on-a-programmable-chip) technology based on FPGA, the software framework of NIOSII and the polycyclic adjustment algorithm realized by the hardware description language. Then, several key problems that could be encountered in realizing the power supply control algorithm on FPGA were discussed. After the power supplies were upgraded, the beam of HIRFL-CSR was extracted more reliably and the stability of beam spot position at the experimental terminals has been obviously improved. This work would provide a valuable reference for the engineers of digitalizing other magnetic power supplies in HIRFL-CSR and of developing magnetic power supplies for heavy ion cancer therapy.

Key words: HIRFL-CSR; digital; power supply; FPGA; current error; current-sharing loop

Received date: 22 Jul. 2013; **Revised date:** 18 Sep. 2013

Foundation item: National Natural Science Foundation of China(11105204); Western Light Talent Training Program of Chinese Academy of Sciences(Y416010XBO)

1) E-mail: zhaojiang@impcas.ac.cn.

<http://www.npr.ac.cn>