文章编号： 1007-4627(2014) 02-0195-06

各向异性静态随机存储器中的多位翻转分析研究

张战刚[1, 2]，刘 杰[1]，侯明东[1]，孙友梅[1]，苏 弘[1]，耿 超[1, 2]，姚会军[1]，罗 捷[1, 2]，
段敬来[1]，莫 丹[1]，古 松[1, 2]，刘天奇[1, 2]，习 凯[1, 2]，翟鹏飞[1]，曹殿亮[1]

(1. 中国科学院近代物理研究所，兰州 730000；
2. 中国科学院大学，北京 100049)

摘要： 重离子实验结果表明，具有高线性能量转移 (LET) 或大角度入射的快重离子导致静态随机存储器 (SRAM) 中的多位翻转 (MBU) 比例增大，甚至超过单位翻转比例。单个离子径迹中的电荷可以沿着径向扩散数个微米，被临近的灵敏区收集后引起 MBU。器件灵敏区的各向异性空间布局与离子入射方向共同影响测试器件的 MBU 图形特征。位线接触点的纵向隔离导致横向型成为主要的两位翻转图形；“L”型和“田”型分别是主要的三位翻转和四位翻转图形。最后，对 SRAM 抗 MBU 加固设计和实验验证方法进行了讨论。

关键词： 单粒子效应；静态随机存储器；各向异性布局；多位翻转

中图分类号： O571.33　　**文献标志码：** A　　**DOI：** 10.11804/NuclPhysRev.31.02.195

1 引言

空间辐射环境中的高能重离子和质子引起的单粒子效应[1] (Single Event Effects，SEEs) 对航天器电子学系统的正常工作造成严重的威胁，是导致航天器工作异常和故障的主要诱因之一。多位翻转 (Multiple-Bit Upset，MBU) 指单个粒子入射到存储电路中，沉积足够的能量，导致多个物理地址临近的存储单元发生翻转；通常认为其产生原因为单个离子径迹中的电荷通过漂移、扩散和寄生双极放大效应[1−2]被多个灵敏节点共享而引起的。随着现代微电子技术的发展，器件特征尺寸的持续减小，导致相邻敏感节点的间距减小以及临界电荷的降低，可以预计 MBU 在深亚微米和纳米器件中将变得越来越严重[3−5]。

错误检测和修正 (Error Detection and Correction，EDAC) 电路通常被用于静态随机存储器 (Static Random Access Memory，SRAM) 对单粒子翻转 (Single Event Upset，SEU) 的加固，可以实现一个字内“纠一检二”功能。但是，EDAC 电路对 MBU 的加固受到限制[6]。尽管交错架构[7]的电路设计方法将同一个字内的多个比特在物理上分开，使得单个离子产生的 MBU 分布在不同的字内，从而可以被 EDAC 电路检查并纠正。但空间辐射环境中存在沿各个方向、大角度入射的高能离子[8]，可能在器件中产生大尺寸的 MBU[9]，造成加固电路的失效。因此，深入研究 MBU 在不同离子入射条件下的特征及产生机理对于 SRAM 抗辐射加固设计具有重要意义。

本文通过使用兰州重离子研究装置 (Heavy Ion Research Facility in Lanzhou，HIRFL) 提供的多种高能重离子束流辐照 SRAM 器件，主要研究 MBU 在不同辐照条件下的产生规律和机理；同时结合测试器件灵敏区的空间布局，进一步分析主要 MBU 图形的产生原因和影响因素。

2 实验

重离子辐照实验在 HIRFL SEE 实验终端完成，使用的束流种类和参数如表 1 所列。对于同种离子，使用加降能片或倾角入射方法获得不同的线性能量转

收稿日期： 2013-05-08；　**修改日期：** 2013-05-21
基金项目： 国家自然科学基金资助项目(11179003, 10975164)
作者简介： 张战刚(1986–)，男，河南伊川人，博士研究生，从事单粒子效应研究；E-mail: zhangangzhang@163.com
通信作者： 刘杰，E-mail: j.liu@impcas.ac.cn。

http://www.npr.ac.cn

移 (Linear Energy Transfer，LET)。倾角入射条件下，离子的有效LET 值增大 $1/\cos\theta$ 倍。其中，θ 表示离子入射方向与器件表面法向的夹角。三种离子的 LET 值范围涵盖 7.6 至 100 MeV/(mg/cm^2)。其中，Ar 束和 Kr 束实验在大气中进行，Bi 束实验在真空中进行。所有离子的投影射程均大于 30 μm，所有实验在室温下进行。

测试器件选为军品级 32 kb×8 IDT71256 SRAM。

表 1　入射离子种类及实验参数

离子种类	初始能量/(MeV/u)	入射角度或降能片厚度	器件表面能量/(MeV/u)	硅中射程/μm	有效LET/(MeV/(mg/cm^2))
^{40}Ar	25	0°	14.9	228.1	7.6
		33.3°	14.5	183.2	9.3
		0°，80 μm Al 降能片	10.6	139.9	9.5
		49.3°	13.78	133	12.3
		0°，150 μm Al 降能片	5.1	56	13.6
^{86}Kr	25	0°	12.6	138.7	28.1
		0°，28 μm Al 降能片	9.6	101.4	31.8
		30°	10.1	93.1	35.9
		45°	9.1	68	45.9
		55°	7.8	46.6	59.8
^{209}Bi	9.5	0°	4.3	52.6	100

该器件采用体硅工艺，每个存储单元包含 4 个 NMOS 管。图 1 给出了 IDT71256 器件的金属布线层纵切图，位于器件灵敏区上方的金属布线层约为 2.6 μm，重离子很容易穿过金属布线层到达灵敏区。辐照实验前，对测试器件进行开帽和功能测试。测试器件预设数据为“AA”，由于该器件采用交错架构，该模式下的实际存储图形为大面积全“1”和全“0”交叉排列。辐照时，SEE 检测系统对测试器件进行高速循环扫描，若发现读出数据与预设数据不一致，实时记录位错误地址、错误数据和出错时间并改正，上位机动态显示错误信息。SEE 检测系统实时监测和显示器件工作电流，若发现工作电流高于预设电流阈值，立即切断器件供电并界面报警。为达到较好的统计，每组实验条件累计位错误均高于 1 000 次。

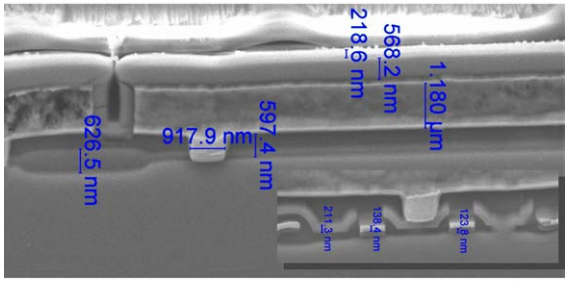

图 1　(在线彩图) IDT71256 器件金属布线层剖面图像
仅使用一层Al金属布线，W接触孔，左侧可见 626.5 nm 厚的 LOCOS 结构，右下角小图为该器件存储区剖面图。

MBU 的辨别有 3 个原则：(1) 错误地址在物理上邻近；(2) 错误时间相近；(3) 错误数据相同 (该器件采用交错架构[10])。同时实验过程中保持较低的注量率和高速循检，以避免错误累积导致 MBU 误判。

3　实验结果和讨论

SEU 截面通常有两种定义[11]，一种是 U(upset) 型 SEU 截面，另一种是 G(group) 型 SEU 截面，前者将单个离子引起的 MBU 看成多个事件，而后者则将单个离子引起的 MBU 看成一个事件。两者分别由式 (1) 和式 (2) 计算得到

$$\sigma_{\mathrm{U-SEU}} = \frac{\sum i \cdot N_{i-\mathrm{bit}}}{F \cdot N_{\mathrm{b}} \cdot \cos(\theta)} \quad (i = 1, 2, 3...)\ , \tag{1}$$

$$\sigma_{\mathrm{G-SEU}} = \frac{\sum N_{i-\mathrm{bit}}}{F \cdot N_{\mathrm{b}} \cdot \cos(\theta)} \quad (i = 1, 2, 3...)\ 。 \tag{2}$$

其中：$N_{i-\mathrm{bit}}$ 表示单个离子引起的 i 位翻转的数量；F 为单位面积内的离子注量，单位为 ions/cm^2；N_{b} 为测试器件的容量。图 2 给出了 IDT71256 SRAM SEU 截面随有效 LET 值的变化关系。当离子 LET 值较低时，U 型 SEU 截面和 G 型 SEU 截面几乎相同。但随着 LET 值的增大，两者之间的差别逐渐变大。Weibull 曲线拟合结果表明，U 型 SEU 饱和截面比 G 型 SEU 饱和截面大一倍左右。

http://www.npr.ac.cn

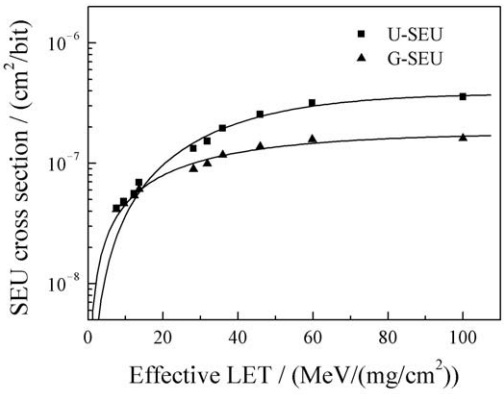

图 2　两种 SEU 截面随有效 LET 值的变化关系

3.1　MBU比例

图 3 给出了 IDT71256 SRAM 在不同离子 LET 值下的单位翻转(Single-Bit Upset，SBU)比例和 MBU 比例。由图可见，当入射离子的 LET 值较低时，SBU 是主要的翻转类型，仅观察到少量的两位翻转(Double-Bit Upset，DBU)；然而随着离子 LET 值的不断增大，SBU 所占比例迅速下降，MBU 比例随之上升，且观察到较大的 MBU，如三位翻转(Triple-Bit Upset，TBU)、四位翻转(Quadruple-Bit Upset，QDBU)和五位翻转(Quintuple-Bit Upset，QTBU)，甚至六位翻转(概率较小，图中未给出)。当 LET 值为 100 MeV/(mg/cm^2)时，MBU 成为主要的翻转类型，所占比例高达 71%。其中，DBU 是主要的MBU类型。电荷在灵敏节点间的扩散和共享是垂直入射离子在该器件中产生 MBU 的主要机制。随着 LET 值的增大，入射离子在器件灵敏区内及附近产生更多的电子-空穴对。通过漂移和扩散过程，电荷被临近的多个灵敏节点收集，引起 MBU。高 LET 值下的高 MBU 比例是造成图 2 中 U 型 SEU 截面和 G 型 SEU 截面差别的原因。

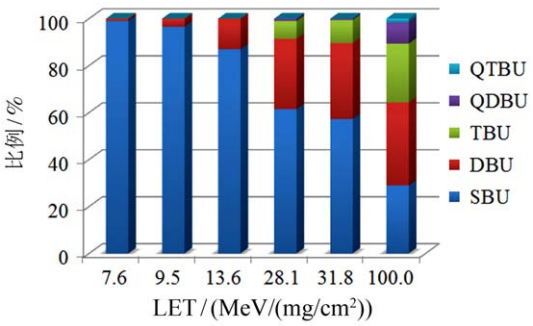

图 3　(在线彩图) SBU 和 MBU 比例随垂直入射离子 LET 值的变化关系

图 4 和图 5 分别给出了 Ar 离子和 Kr 离子产生的 SBU 和 MBU 比例随离子入射角度的变化趋势。由于 Ar 离子的 LET 值较小，其产生的 DBU 比例随入射角度的变化很小，仅从 1% 增大至 3%。但对于 Kr 离子而言，随着倾角角度的增大，SBU 比例持续下降，而 TBU 和 QDBU 比例明显增高，DBU 比例则保持相对不变。当入射角度为 45 ° 时，MBU 所占比例超过 SBU，且出现 QTBU。该测试器件相邻灵敏区沿 y 轴方向的最小距离约为 2 μm，灵敏区厚度约为 3.5 μm[10]。因此，入射角度大于 30° 的离子可以同时穿过两个相邻的灵敏区域，通过电荷的漂移和扩散过程影响邻近节点，产生更高的 MBU 比例。

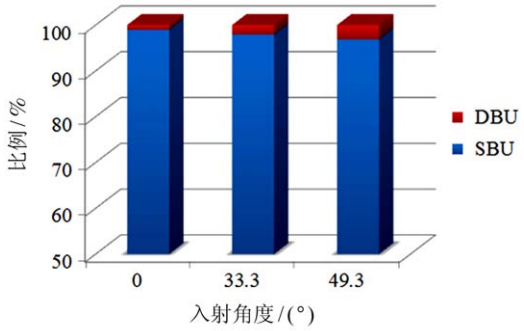

图 4　(在线彩图) SBU 和 DBU 比例随Ar离子入射角度(沿 y 轴) 的变化关系

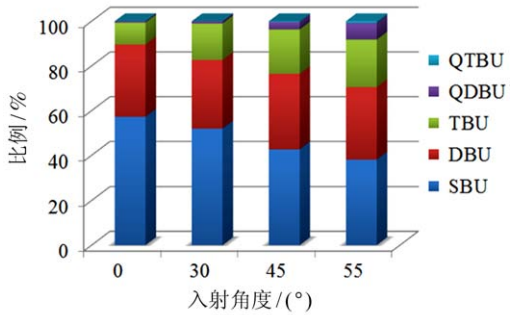

图 5　(在线彩图) SBU 和 MBU 比例随 Kr 离子入射角度(沿 y 轴) 的变化关系

3.2　MBU图形

MBU 图形指单个离子产生的多个翻转的空间排布图形，可通过测试器件的逻辑地址和物理地址对应关系获得。深入分析 MBU 图形，有利于了解 MBU 的特性和产生机理，为抗 MBU 加固设计提供思路和依据。

表 2、表 3 和表 4 分别列出了不同 LET 值下(垂直入射)DBU、TBU 和 QDBU 的图形统计结果。

http://www.npr.ac.cn

DBU 图形主要有 3 种：横向型、纵向型和对角型，其中横向型的发生概率最大，与离子 LET 值大小无关。MBU 的图形分布与测试器件灵敏区的空间布局密切相关。图 6 给出了 IDT71256 SRAM 器件去掉表面金属层后的多晶层图像，可见详细的存储单元结构。由于位线接触点在 y 轴方向上将相邻存储单元的灵敏区周期性隔开，单个离子产生的电荷更容易被 x 轴方向的邻近存储单元 (具有更小间距) 共享，从而引起更多的横向 DBU。

对于 TBU 和 QDBU，当 LET 值较小时，仅观测到一种图形，分别为“L”型和“田”型。当 LET 值为 100 MeV/(mg/cm^2)时，垂直入射离子产生的 TBU 和 QDBU 图形种类增多，但“L”型和“田”型仍是主要的翻转图形。该结果起因于测试器件以包含 4 个存储单元的存储胞为单位周期排列 (见图 6)，且相比于其他存储图形，“L”型和“田”型图形具有更小的空间尺寸。

表 2　不同 LET 值下的 DBU 图形统计 (垂直入射)

LET/ (MeV/(mg/cm^2))	DBU 图形			
				其它
13.6	76	25	0	0
28.1	112	74	16	0
31.8	119	78	13	0
40.7	163	81	21	0
100.0	110	38	17	1

表 3　不同 LET 值下的 TBU 图形统计 (垂直入射)

LET/ (MeV/(mg/cm^2))	TBU 图形			
				其它
28.1	51	0	0	0
31.8	64	0	0	0
40.7	76	0	0	0
100.0	111	4	1	2

表 4　不同 LET 值下的 QDBU 图形统计 (垂直入射)

LET/ (MeV/(mg/cm^2))	QDBU 图形					
						其它
28.1	7	0	0	0	0	0
31.8	4	0	0	0	0	0
40.7	8	0	0	0	0	0
100.0	15	10	5	5	3	4

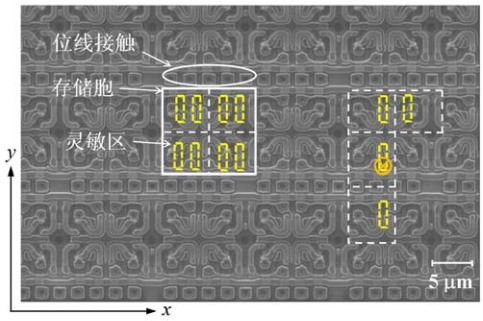

图 6　(在线彩图) IDT71256 SRAM 的多晶层 SEM 图像

其中左侧为存储单元布局说明，每个存储胞包含 4 个存储单元，每个存储单元包含 4 个 NMOS 管，其中处于关闭状态的 NMOS 管的漏极为 SEU 敏感区，即存储单元中的两个虚框之一，取决于单元的存储状态；当全部存储“1”时，4 个存储单元的灵敏区“聚”在中心。右侧为一种常见的 QDBU 图形，其中带叉圆圈代表径迹半径为 1 μm的垂直入射离子，以初始存储图形为全“1”为例 (初始存储图形为全“0”时，灵敏区位置发生改变，但整体布局与全“1”图形相似)。

下面结合 MBU 图形，对垂直入射离子的径迹电荷的扩散距离进行分析。首先使用 Geant4 v9.4[12] 程序包计算得到 Bi 离子在器件中的累积沉积电荷与径向距离的关系，如图 7 所示。100 MeV/(mg/cm^2)

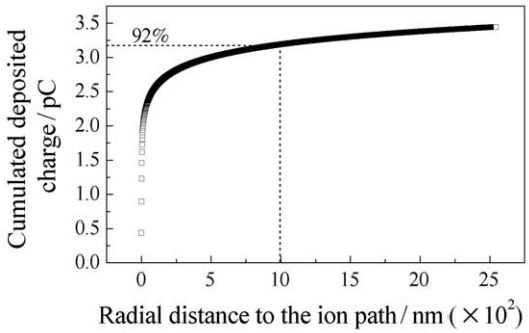

图 7　Bi 离子在器件中的累积沉积电荷与径向距离的关系

Bi 离子的能量为 4.3 MeV/u，LET 值为 100 MeV/(mg/cm^2)，灵敏层厚度为 3.5 μm，92% 的电荷分布在半径为 1 μm 的离子径迹内。

http://www.npr.ac.cn

LET 值的 Bi 离子通过直接电离产生的电荷绝大部分分布在径迹中心，仅有 8% 的电子分布在半径为 1 μm 的“圆柱”形径迹以外。因此，距离离子径迹较远的灵敏区主要通过电荷扩散过程收集足够的电荷 (超过临界电荷)，产生翻转。在图 6 中选取一个常见的 QDBU 图形 (见表 4) 为例，可以看出，单个离子径迹中的电荷的扩散距离可以达到 5 μm 左右。

表 5、6 和 7 列出了沿 y 轴倾角入射的 Kr 离子产生的 DBU、TBU 和 QDBU 图形统计结果。随着入射角度增大，纵向型 DBU 所占比例逐渐增大，甚至可能超过横向型 DBU。MBU 图形也与离子在器件内的径迹方向有关。倾角入射离子更容易沿其径迹方向引起 MBU，产生具有“径迹朝向”特征的 MBU 图形。对于 TBU 图形而言，随着角度增大，“L”型仍是主要的翻转图形，但其它图形也逐渐增多。非主要 QDBU 图形也表现出明显“径迹朝向”特征；当入射角度为 55° 时，“田”型不再是主要的 QDBU 图形。

表 5　Kr 离子不同入射角度下 (沿 y 轴) 的 DBU 图形统计

角度/(°)	DBU 图形			其它
0	119	78	13	0
30	86	80	18	0
45	73	87	24	0
55	78	67	14	3

表 6　Kr 离子不同入射角度下 (沿 y 轴) 的 TBU 图形统计

角度/(°)	TBU 图形			其它
0	64	0	0	0
30	95	3	0	0
45	102	3	3	0
55	93	1	10	2

表 7　Kr 离子不同入射角度下 (沿 y 轴) 的 QDBU 图形统计

角度/(°)	QDBU 图形				其它
0	4	0	0	0	0
30	5	0	1	0	0
45	12	6	0	0	0
55	7	22	3	3	2

EDAC 电路、交错架构和定时刷新的结合，是 SRAM 器件抗 SEU 常用和有效的加固方法。EDAC 电路可以实现同一字内的“纠一检二”功能。交错架构将同一字内的多个位在空间上分开，使得单个离子产生的 MBU 分布在不同的字内，从而可以被 EDAC 电路纠正。另外，定时刷新可以避免错误在存储器中累积，减小同一字内出现两个或两个以上错误的概率，进一步保证 EDAC 加固电路的可靠性。根据本文实验结果，在交错架构设计的过程中，应结合器件灵敏区的空间分布，优先将物理间距更近的存储单元分配在不同的字内。另外，由于径迹电荷在阱中的扩散距离可以达到数个微米，高集成电路中的交错架构设计将更有挑战性。尤其对于低临界电荷SRAM器件，同一字内的多个比特的间距应大于径迹电荷的最大扩散距离。

空间辐射环境存在沿各个方向、大角度入射的高能 (长射程) 离子，结合 MBU 图形的“径迹朝向”特征，这些离子可能沿其路径产生大尺寸的MBU，导致上述加固方法的失效。地面加速器加固验证实验中，若仅使用单一 LET 值、单一入射方向的重离子进行评估，可能高估上述加固方法的性能。EDAC 加固电路的“最坏”实验验证条件为沿字线方向大角度入射的高射程高 LET 值离子。

4　结论和展望

SRAM 器件中的 MBU 比例与离子 LET 值和入射角度密切相关。高 LET 值或大角度入射离子导致 MBU 比例迅速增大，甚至成为主要的 SEU 类型。LET 值为 100 MeV/(mg/cm^2) 的垂直入射离子产生的 MBU 所占比例高达 71%；单个离子径迹中的电荷可以沿着径向扩散数个微米引起 MBU。倾角入射离子可以同时穿越多个灵敏区，通过电荷漂移和扩散过程产生更高的 MBU 比例。由于测试器件灵敏区的各向异性空间布局，位线接触点的纵向隔离导致横向型成为主要的 DBU 图形。“L”型和“田”型分别是主要的 TBU 和 QDBU 图形，可以归因于两种图形的尺寸最小且测试器件以包含 4 个存储单元的存储胞为单位周期排列。MBU 图形同样受离子入射方向的影响，表现出“径迹朝向”特征。SRAM 抗 MBU 的加固设计应结合器件灵敏区的空间分布，并考虑大角度入射

http://www.npr.ac.cn

离子的影响。

参考文献：

[1] DODD P E, MASSENGILL L W. IEEE Trans Nucl Sci, 2003, **50**(3): 583.

[2] OLSON B D, BALL D R, WAEEEN K M, *et al.* IEEE Trans Nucl Sci, 2005, **52**(6): 2132.

[3] HEIDEL D F, MARSHALL P W, PELLISH J A, *et al.* IEEE Trans Nucl Sci, 2009, **56**(6): 3499.

[4] TIPTON A D, PELLISH J A, REED R A, *et al.* IEEE Trans Nucl Sci, 2006, **53**(6): 3259.

[5] RADAELLI D, PUCHNER H, WONG S, *et al.* IEEE Trans Nucl Sci, 2003, **50**(6): 2433.

[6] JOHANSSON K, OHLSSON M, OLSSON N, *et al.* IEEE Trans Nucl Sci, 1999, **46**(6): 1427.

[7] BAEG S, WEN S J, WONG R. IEEE Trans Nucl Sci, 2009, **56**(4): 2111.

[8] PELLISH J A, REED R A, SUTTON A K, *et al.* IEEE Trans Nucl Sci, 2007, **54**(6): 2322.

[9] ZHANG Qingxiang, HOU Mingdong, LIU Jie, *et al.* Acta Phys Sin, 2004, **53**(2): 566. (in Chinese)
(张庆祥, 侯明东, 刘杰，等. 物理学报, 2004, **53**(2): 566.)

[10] KOGA R, CRAWFORD K B, GRANT P B, *et al.* Single Ion Induced Multiple-bit Upset in IDT 256K SRAMs[C] //Proceedings of Second European Conference on Radiation and its Effects on Components and Systems. 1993: 485–489.

[11] SWIFT G M, GUERTIN S M. IEEE Trans Nucl Sci, 2000, **47**(6): 2386.

[12] AGOSTINELLI S, ALLISON J, AMAKO K, *et al.* Nucl Instr and Meth A, 2003, **506**(3): 250.

Investigation of Multiple-bit Upsets in Anisotropic SRAM Device

ZHANG Zhangang[1, 2]，LIU Jie[1]，HOU Mingdong[1]，SUN Youmei[1]，SU Hong[1]，GENG Chao[1, 2]，YAO Huijun[1]，LUO Jie[1, 2]，DUAN Jinglai[1]，MO Dan[1]，GU Song[1, 2]，LIU Tianqi[1, 2]，XI Kai[1, 2]，ZHAI Pengfei[1]，CAO Dianliang[1]

(*1. Institute of Modern Physics, Chinese Academy of Sciences, Lanzhou 730000, China;*
2. University of Chinese Academy of Sciences, Beijing 100049, China)

Abstract: Heavy ion experimental results reveal that the ratio of multiple-bit upset (MBU) in static random access memory (SRAM) increases for ions with higher linear energy transfer (LET) value or at larger angle of incidence, even exceeds the ratio of single-bit upset. The diffusion distance of charges in single ion track can be several micrometers. The MBU patterns of device under test are influenced by both the anisotropic distribution of sensitive volumes and the track direction. Horizontal configuration turns out to be the predominant double-bit upset pattern due to the vertical isolation (bit-line contacts) of adjacent sensitive volumes. L-shaped and square-shaped configurations are the main triple-bit upset and quadruple-bit upset patterns, respectively. Finally, implications for MBU hardness strategies and evaluation methods are discussed.

Key words: single event effect; static random access memory; anisotropic layout; multiple-bit upset

Received date: 8 May 2013; **Revised date:** 21 May 2013

Foundation item: National Natural Science Foundation of China(11179003, 10975164)

Corresponding author: LIU Jie, E-mail: j.liu@impcas.ac.cn.

http://www.npr.ac.cn