

文章编号: 1007-4627(2014)02-0156-05

## ADS 注入器 II 超导磁铁电源控制器的设计

郑亚伟<sup>1, 2</sup>, 郭玉辉<sup>1</sup>, 于春蕾<sup>1, 2</sup>, 王彦瑜<sup>1</sup>, 姜子运<sup>1, 2</sup>, 高郑<sup>1, 2</sup>, 刘海涛<sup>1</sup>, 余泽民<sup>1</sup>

(1. 中国科学院近代物理研究所, 兰州 730000;

2. 中国科学院大学, 北京 100049)

**摘要:** 针对加速器驱动次临界系统(ADS)注入器 II 对超导磁铁电源系统的要求, 设计了一款主要由光纤模块、数模转换器(DAC)和模数转换器(ADC)相关电路组成的高稳定度的超导磁铁电源控制器。提出了一种基于数字电位器(DCP)与现场可编程门阵列(FPGA)所组成的 DAC, 该 DAC 可以实现高稳定度的超导磁铁电源的控制, 电源电流值通过该 DAC 给定, 其电压给定输出稳定度优于  $2 \times 10^{-5}$ , 完全满足超导磁铁电源系统  $5 \times 10^{-5}$  量级的稳定度要求。最后给出了系统的实际测试数据, 验证了设计的合理性和使用的可靠性。

**关键词:** 磁铁电源; 粉红噪声; 现场可编程门阵列; 数字电位器

**中图分类号:** TP273.5      **文献标志码:** A      **DOI:** 10.11804/NuclPhysRev.31.02.156

### 1 引言

加速器驱动次临界系统(ADS)工程是以处理核废料与开发利用清洁能源为主要目的的系统工程。质子经超导腔直线加速器加速后打到靶上产生中子, 从而与核废料发生核反应, 生成新的半衰期较短的物质同时放出大量的热量, 这样不仅处理了核废料, 而且核反应释放出的热量还可以用来发电。因此, ADS 系统是有效利用核资源及产生核能量的强有力的工具, 是裂变核能可持续发展的优先技术途径。在 ADS 工程中, 质子直线加速器是核心, 而束流品质又是关键。其中, 超导磁铁中磁场的稳定程度对束流的品质影响很大, 因为超导磁铁对束流起到聚焦的作用, 一旦超导磁铁中磁场不稳定将会导致束流品质的下降, 而超导磁铁中磁场稳定度是由励磁电流决定的, 故直线加速器对超导磁铁电源以及超导磁铁电源控制器的稳定度都提出了较高的要求。另外, 因为当超导磁铁电源给出电流后, 加速器总体室会根据具体需要进行调束, 但是调束完成后要求束流足够稳定, 所以磁场稳定度是最重要的一个参数, 而磁铁电源输出电流的绝对精度则没有太大的意义, 一般要求误差控制在 1%

内就可以满足要求。表 1 给出了 ADS 注入器 II 对超导磁铁电源控制器和超导磁铁电源的要求。

表 1 控制器及磁铁电源的设计指标

名称	误差	稳定度	上升率	范围
控制器输出电压	< 1%	$\leq 5 \times 10^{-5}$	-	0~5 V
磁铁电源输出电流	< 1%	-	2 A/s	0~200 A

根据表 1 所列的这些要求, 设计了一款主要由光纤模块、数模转换器(DAC)和模数转换器(ADC)相关电路组成的高稳定度的超导磁铁电源控制器。主要介绍如何利用 10 位数字电位器(DCP)设计出满足超导磁铁电源对输入要求的 DAC 电路。理论上, 通过 DCP 的级联可以实现分辨率为 20 位甚至更高位的数模转换。本文利用单个 DCP 来设计 DAC 电路主要有以下三方面的考虑: 首先是实现对超导磁铁电源的控制; 其次是探求它的输出是否满足 DCP 对参考源的要求, 如果满足要求则就为通过级联 DCP 的方式设计出 20 位甚至更高分辨率的 DAC 提供了可能性; 最后是 DCP 与高精度 DAC 芯片相比更为廉价。由于 DCP 的这些高性价比的特性, 所以本文利用它来设计 DAC 电路。

收稿日期: 2013-04-01; 修改日期: 2013-05-28

基金项目: 中国科学院战略性先导科技专项(XDA03021503)

作者简介: 郑亚伟(1988-), 男, 江苏盐城人, 硕士研究生, 从事加速器控制技术研究; E-mail: zhengyawei@impcas.ac.cn.

## 2 控制系统总体结构

中央控制室的工控机发出命令给现场可编程门阵列(FPGA), FPGA又通过串行外设接口(SPI)控制DCP的模拟输出,从而实现超导磁铁电源电流值的给定。由FPGA、DCP和相关附加电路组成的DAC的输出电压完全可以满足超导磁铁电源系统 $5 \times 10^{-5}$ 量级的稳定度要求。采用高精密度电流传感器<sup>[2-3]</sup>(DCCT)回采超导磁铁电源的电流输出信号,该信号经过缓冲放大器输出给18 bit A/D转换器AD7674进行转换,转换出的数字量送给FPGA缓存并分两路输出,其中一路经电光转换、光纤和光电转换后输出给中央控制室的工控机实现远程显示和检测;另一路输送给本地触摸屏实现本地显示和检测。自超导磁铁电源分压器输出的电压信号经过隔离器后输出给18 bit A/D转换器AD7674进行转换,转换出的数字量同样输送给FPGA缓存并分两路输出,其中一路经电光转换、光纤和光电转换后输出给中央控制室的工控机实现远程显示和检测;另一路输送给本地触摸屏实现本地显示和检测。中央控制室的计算机发出命令实现对FPGA缓存的清除<sup>[4]</sup>。控制系统总体结构框图如图1所示。

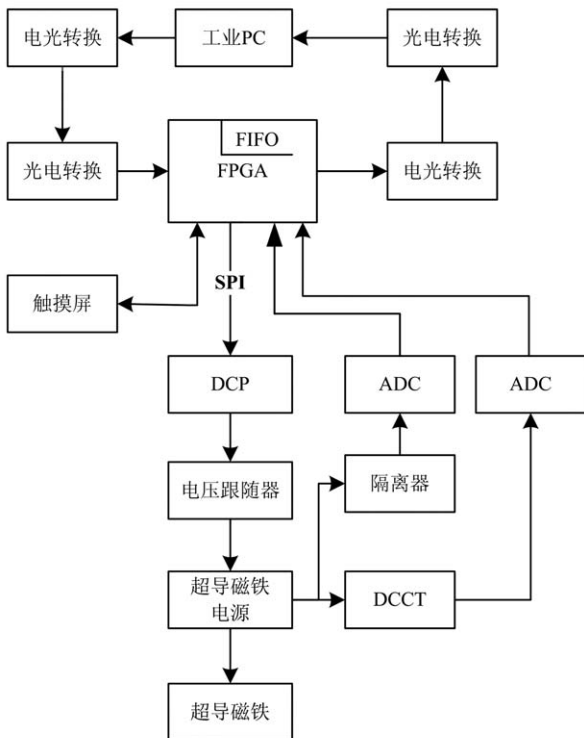


图1 控制系统总体结构

## 3 关键技术

ADS注入器II超导磁铁电源控制器设计的关键技术在于高精度、高稳定度DAC和ADC的设计以及印刷电路板EMC设计。此处主要介绍高稳定度的DAC电路的设计,并以此电路为基础,结合表1所列的技术要求,给出了控制器的软件设计方案,最后通过6位半数字电压表测试了该DAC电路的输出,验证了电路设计的合理性。

### 3.1 硬件电路设计

DAC电路主要由FPGA, DCP和电压跟随器的白噪声滤波器组成,与单纯使用DCP相比,加上电压跟随器之后该DAC对小电阻负载的驱动能力更强了。FPGA与DCP之间通过SPI接口通信,DCP(MAX5495)以MAX6350为基准源(+5 V),MAX6350提供了+5 V的参考电压输出,其最大温度漂移为 $1 \times 10^{-6}/^{\circ}\text{C}$ ,其输出电压长期稳定度为 $30 \times 10^{-6}/1000 \text{ h}$ ,其最大噪声电压输出为 $5 \mu\text{V}$ 。DCP的输出首先通过一个RC低通滤波器<sup>[5]</sup>滤除高频噪声,随后接入电压跟随器的白噪声滤波器,最后再经过RC低通滤波器输出,从而得到了稳定度优于 $2 \times 10^{-5}$ 的输出电压。在DCP的输出端由 $D_1, D_2, R_1, R_{89}, C_{50}$ 组成第一个RC低通滤波器,该滤波器不仅能滤除高频噪声,而且与一般的RC低通滤波器相比,其响应速度更快。在这一电路中,当输入输出电压偏差大时, $D_2$ 处于导通状态,电阻 $R_1$ 和 $R_{89}$ 等价于并联连接,故会产生高速响应。另一方面,当输入电压中所含有的噪声小于二极管导通电压时,此时二极管关断,这样就会以低截止频率( $f_c = 1/(2\pi R_{89} C_{50}) = 16 \text{ Hz}$ )进行动作。由于白噪声与粉红噪声都是导致信号不稳定的重要因素,又由于粉红噪声功率谱密度在20 Hz以上时小于白噪声功率谱密度,所以滤除20 Hz以上的白噪声能够提高信号质量。本文中设计的白噪声滤波器可以滤除20 Hz到20 MHz的白噪声。紧紧跟随白噪声滤波器的是一个由 $D_3, D_4, R_9, R_{10}, C_{43}$ 所组成的RC低通滤波器( $f_c = 1/(2\pi R_9 C_{43}) = 20 \text{ Hz}$ ),它可以滤除余下的粉红噪声。根据测试结果,这样分别滤除白噪声和粉红噪声,可以得到更高稳定度的输出电压。DAC电路如图2所示。

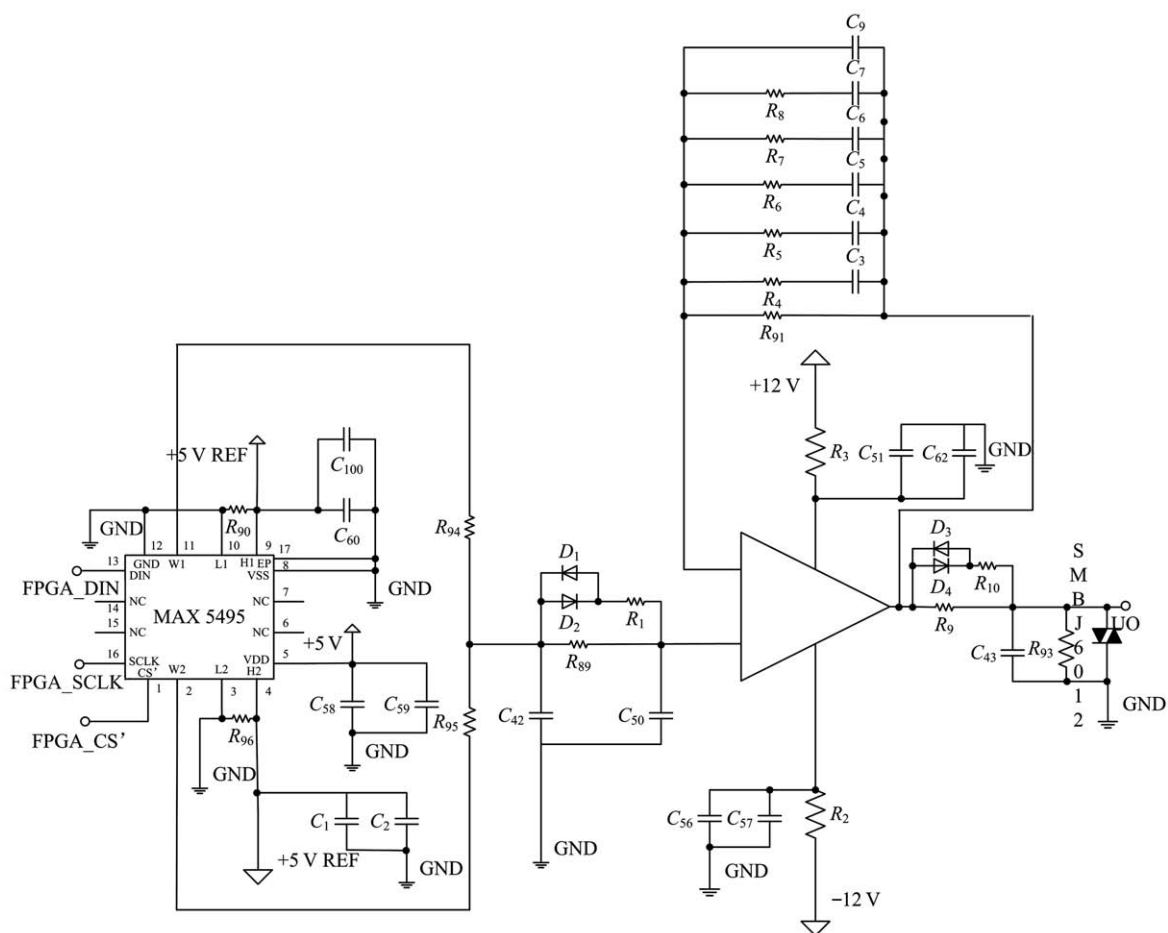


图 2 DAC 电路

### 3.2 软件设计

#### (1) 频率确定

根据表 1 所列的技术要求，在软件设计时，首先让 DCP 的满量程输出 +5 V 对应超导磁铁电源的满量程输出 200 A，又因为 ADS 直线加速器要求超导磁铁电源的电流上升率是 2 A/s，所以超导磁铁电源由 0 到满量程 200 A 输出共需耗时 100 s。同样，超导磁铁电源控制器即 DCP 的输出由 0 V 到满量程输出 +5 V 共需要耗时 100 s。又因为此处 DCP 是 10 位的，故由全 0 到全 1 耗时 100 s，所以 DCP 输出变化的频率就

是  $1023/100 = 10.23 \text{ Hz}$ 。

#### (2) DCP 与 FPGA 间通信

DCP 与 FPGA 间的通信，由于 DCP 与 FPGA 的 I/O 口引脚电压相匹配，故不需要电平转换电路。由于 DCP 输出变化频率是 10.23 Hz，所以 CS' 引脚信号的频率就是 10.23 Hz。当 DCP 的 CS' 引脚为低时，数据在 SCLK 的上升沿写入 DCP 内的移位寄存器中去。本设计采用的是 24 个 SCLK 时钟周期来加载命令和数据。当 CS' 引脚信号为高时，处于等待状态，此时串行数据接口不能正常加载数据，输出不变。DCP 与 FPGA 间的通信流程如图 3 所示。

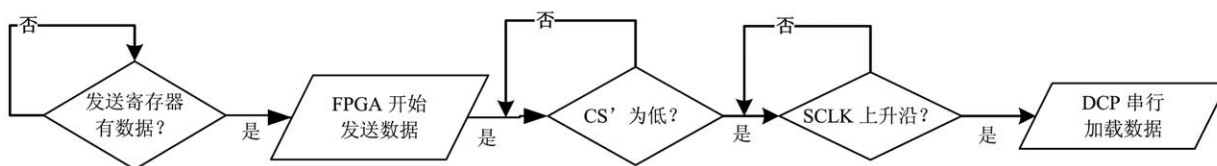


图 3 DCP 与 FPGA 间的通信流程

### (3) 计算机与FPGA间通信

利用VHDL语言自定义FPGA同计算机之间的串口通信。首先由计算机发出握手信号询问FPGA是否准备好,当FPGA收到信号并反馈给计算机告诉其已经准备好时,握手协议完成。随后计算机发出数据给FPGA,FPGA接收到数据后存储于发送寄存器内,当检测到发送寄存器内有数据时,FPGA开始向DCP发送数据。

### 3.3 测试结果

根据兰州重离子加速器冷却储存环(HIRFL-CSR)的运行经验,6位半数字电压表DM3068的测试结果准确可靠。用6位半数字电压表对该DA转换电路的输出每档分别测试8 h,其测试数据如表2所列。这里稳定度计算公式为:稳定度 $= (V_{olmax} - V_{olmin}) / (V_{olmax} + V_{olmin})$ 。从实际测量结果可以看到,该DA转换电路的输出稳定度满足要求。

表2 6位半数字电压表测试结果

$V_{olmin}/V$	$V_{olmax}/V$	$(V_{olmax} - V_{olmin}) / 10^{-5} V$	稳定度 / $10^{-5}$
0.698 221	0.698 249	2.8	2.0
1.697 55	1.697 58	3	0.88
2.716 45	2.716 48	3	0.55
3.716 63	3.716 68	5	0.67
4.692 54	4.692 58	4	0.43

## 4 结语

本文设计的超导磁铁电源控制器具有诸多优点。首先,该控制器可以将数据远距离地通过光纤传到中央控制室的计算机上,并在计算机上通过软件显示

和检测。其次,在DCP的输出上利用了新型RC低通滤波器和电压跟随的白噪声滤波器实现了稳定度优于 $2 \times 10^{-5}$ 的模拟电压的给定。另外,与采用高精度DAC芯片相比,本设计采用的DCP芯片更为廉价且同样能满足设计要求。但是,本设计由于DCP自身分辨率的原因导致了整个DAC的分辨率不高,为了获得更高的输出电压分辨率,我们正尝试通过级联DCP的方式设计20位甚至更高分辨率的DAC电路。

### 参考文献:

- [1] SUN Yingying, LU Jingyang, LIU Sijiu, *et al.* Electrical Measurement & Instrumentation, 2012, **7**: 93. (in Chinese)  
(孙莹莹, 卢京阳, 刘思久, 等. 电测与仪表, 2012, **7**: 93.)
- [2] HUANG Yuzhen, CHEN Youxin, ZHOU Zhongzu, *et al.* Nuclear Physics Review, 2011, **28**(3): 42. (in Chinese)  
(黄玉珍, 陈又新, 周忠祖, 等. 原子核物理评论, 2011, **28**(3): 42)
- [3] TANG Junlong, LI Deming, SHEN Tianjian, *et al.* Transducer and Microsystem Technologies, 2010, **29**(11): 79. (in Chinese)  
(唐俊龙, 李德明, 沈天健, 等. 传感器与微系统, 2010, **29**(11): 79.)
- [4] KOU Chaoyong, LIU Wei, MEN Jinrui. Optical Communication Technology, 2012, **5**: 45. (in Chinese)  
(寇超勇, 刘伟, 门金瑞. 光通信技术, 2012, **5**: 45.)
- [5] TAMOTSU Inaba. Analog Technology Application in 101 Cases[M]. Beijing, Science Press, 2006: 3. (in Chinese)  
(稻叶保. 模拟技术应用技巧101例[M]. 北京: 科学出版社, 2006: 3.)

## Design of Superconducting Magnet Power Supply Controller for Injector II in ADS

ZHENG Yawei<sup>1, 2, 1)</sup>, GUO Yuhui<sup>1</sup>, YU Chunlei<sup>1, 2</sup>, WANG Yanyu<sup>1</sup>, JIANG Ziyun<sup>1, 2</sup>,  
GAO Zheng<sup>1, 2</sup>, LIU Haitao<sup>1</sup>, YU Zemin<sup>1</sup>

(1. Institute of Modern Physics, Chinese Academy of Sciences, Lanzhou 730000, China;

2. University of Chinese Academy of Sciences, Beijing 100049, China)

**Abstract:** According to the requirements of ADS project for superconducting magnet power supply system, a controller with high stability for superconducting magnet power supply system is designed, and it mainly consists of optical fiber module, digital to analog converter (DAC) and analog to digital converter (ADC) circuit. The DAC based on digitally controlled potentiometer (DCP) and field programmable gate array (FPGA) can achieve high stability control of superconducting magnet power supply, and the value of current can be given by the DAC. The output stability of this DAC can be more than  $2 \times 10^{-5}$ , which can fully meet the requirement of  $5 \times 10^{-5}$  for superconducting magnet power supply. The test data of the system is given, which verified the rationality and reliability of this design.

**Key words:** magnet power supply; pink noise; FPGA; DCP

---

**Received date:** 1 Apr. 2013; **Revised date:** 28 May 2013

**Foundation item:** Strategy Guided Scientific and Technological Project of Chinese Academy of Sciences (XDA03021503)

1) E-mail: zhengyawei@impcas.ac.cn.

<http://www.npr.ac.cn>